Correction 1er DS Electronique d'instrumentation II

21 février 2013, F. Auger

exo 1

Q_2	Q_1	Q_0	D_2	D_1	D_0
0	0	0	0	0	1
0	0	1	0	1	1
0	1	1	0	1	0
0	1	0	1	1	0
1	1	0	1	1	1
1	1	1	1	0	1
1	0	1	1	0	0
1	0	0	0	0	0

a) $(Q_2 Q_1 Q_0)$ est un code Gray sur 3 bits

b) D est la future valeur de Q, c'est à dire ce qui se trouve à la ligne en dessous sur le tableau d'évolution. On peut aussi utiliser le tableau de Marcus d'une bascule D, qui ne fait qu'exprimer différemment le fait que D est la future valeur de Q

D de \ à	0	1
0	0	1
1	0	1

c)

D_2 ; Q_2 \ Q_1Q_0	00	01	11	10
0	0	0	0	1
1	0	1	1	1

$Q_2 Q_0$; $Q_1 \overline{Q_0}$

$$\boxed{D_2 = Q_0 Q_2 + \overline{Q_0} Q_1}$$

D_1 ; Q_2 \ Q_1Q_0	00	01	11	10
0	0	1	1	1
1	0	0	0	1

$\overline{Q_2} Q_0$; $Q_1 \overline{Q_0}$

$$\boxed{D_1 = Q_0 \overline{Q_2} + \overline{Q_0} Q_1}$$

D_0 ; Q_2 \ Q_1Q_0	00	01	11	10
0	1	1	0	0
1	0	0	1	1

$\overline{Q_2} \cdot \overline{Q_1}$; $Q_2 Q_1$

$$\boxed{D_0 = \overline{Q_2}\,\overline{Q_1} + Q_2 Q_1 = \overline{Q_2 \oplus Q_1}}$$

exo 2

J	K	Q_{n+1}	→ donc →
0	0	Q_n	conservation du niveau
0	1	0	mise à 0
1	0	1	mise à 1
1	1	$\overline{Q_n}$	complémentation

Q	J	K	D	
0	0	0	0	← Q garde sa valeur
0	0	1	0	← mise à 0
0	1	0	1	← mise à 1
0	1	1	1	← complémentation
1	0	0	1	← Q garde sa valeur
1	0	1	0	← mise à 0
1	1	0	1	← mise à 1
1	1	1	0	← complémentation

Donc

D ; Q \ JK	00	01	11	10
0	0	0	1	1
1	D	0	0	1

$\overline{Q} J$; $Q \overline{K}$

Donc $\boxed{D = Q\overline{K} + \overline{Q} J}$

(c'est la même expression que D_1 dans l'exercice précédent)

c) Si $K = \overline{J}$ alors $J = 0 \Rightarrow K = 1 \Rightarrow Q_{n+1} = 0$ donc $Q_{n+1} = J$

$J = 1 \Rightarrow K = 0 \Rightarrow Q_{n+1} = 1$

On retrouve une bascule D !

Si $K = \overline{J}$ alors $D = Q.J + \overline{Q}.J = (Q + \overline{Q}).J = J$

Une bascule JK avec $K = \overline{J}$ est une bascule D.

exo 3

a) Ce circuit est un circuit de logique séquentielle, car il utilise des composants élémentaires de logique séquentielle (des bascules D)
Ce circuit est synchrone car toutes les bascules sont activées par le même signal d'horloge

b) $D_1 = Q_0$ Il suffit de suivre les fils
$D_2 = Q_1$

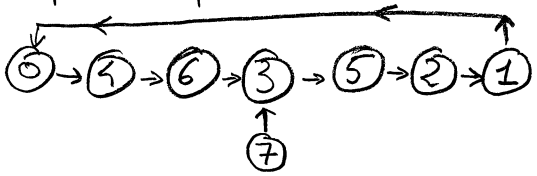
$$D_0 = \overline{(Q_1 \oplus Q_2) + Q_0 \cdot Q_1 \cdot Q_2} = \overline{Q_1 \oplus Q_2} \cdot \overline{Q_0 \cdot Q_1 \cdot Q_2} = \begin{cases} 0 & \text{si } Q_0 = Q_1 = Q_2 = 1 \\ \overline{Q_1 \oplus Q_2} & \text{sinon} \end{cases}$$

donc si $Q_0 = Q_1 = Q_2 = 1$ alors $Q_0 \cdot Q_1 \cdot Q_2 = 1$ → 8ème ligne du tableau
donc $(Q_1 \oplus Q_2) + 1 = 1$
donc $D_0 = 0$

dans les 7 autres cas, $Q_0 \cdot Q_1 \cdot Q_2 = 0$ donc $D_0 = \overline{Q_1 \oplus Q_2}$
→ 7 premières lignes du tableau

N	Q_0	Q_1	Q_2	D_0	D_1	D_2	N suivant
0	0	0	0	1	0	0	4
1	0	0	1	0	0	0	0
2	0	1	0	0	0	1	1
3	0	1	1	1	0	1	5
4	1	0	0	1	1	0	6
5	1	0	1	0	1	0	2
6	1	1	0	0	1	1	3
7	1	1	1	0	1	1	3
					↑ Q_0	↑ Q_1	

b) Après N=0, il y a 4 puis 6, puis 3, puis 5, puis 2, puis 1, puis 0



le circuit répète indéfiniment un cycle de 7 valeurs

d) le cycle comprend 7 valeurs parmi les 8 possibles : N=7 ne fait pas partie du cycle. Après N=7, N vaut 3, donc le circuit est stable : si jamais le circuit s'écarte de son cycle nominal, il y retourne de lui même.

exo4

On veut fabriquer un circuit qui produit une tension de sortie V_S à partir d'une tension d'entrée V_e tel que

$$V_S = \begin{cases} 5V & \text{si } V_e < 12{,}8V \\ 0V & \text{si } V_e > 12{,}8V \end{cases} \quad \text{donc} \quad V_S = \begin{cases} 5V & \text{si } 12{,}8 > V_e \\ 0V & \text{si } 12{,}8 < V_e \end{cases}$$

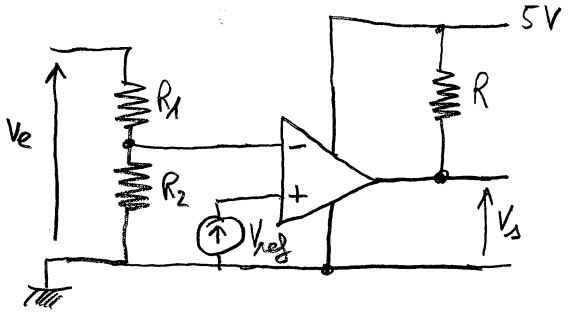
- Donc on va utiliser un comparateur inverseur : V_e sera relié à l'entrée inverseuse et comparé à une tension reliée à l'entrée non inverseuse.

- Pour avoir $V_S = 0V$ ou $V_S = 5V$, on va alimenter le comparateur avec $V_H = 5V$ et $V_B = 0V$. Mais $12{,}8 > 5$, donc il ne va pas être possible de relier V_e à l'entrée inverseuse $\Rightarrow$ il est nécessaire d'utiliser un pont diviseur
- Plutôt que de comparer V_e à $12{,}8V$, on va comparer

$$\frac{1{,}242}{12{,}8} V_e \text{ à } 1{,}242 \text{ V} : \quad \text{si } V_e > 12{,}8V \quad \frac{1{,}242}{12{,}8} V_e > 1{,}242 \text{ V}$$

$$\text{si } V_e < 12{,}8V \quad \frac{1{,}242}{12{,}8} V_e < 1{,}242 \text{ V}$$

- Donc il suffit de relier V_+ à la source de tension de référence et on fabriquera $\frac{1{,}242}{12{,}8} V_e$ avec un pont diviseur résistif



$$V_- = \frac{R_2}{R_1 + R_2} V_e \quad \text{donc} \quad \frac{R_2}{R_1 + R_2} = \frac{1{,}242}{12{,}8}$$

avec $R_1 + R_2 = 50 \text{ k}\Omega$ donc $R_2 = \frac{1{,}242 \times 50.10^3}{12{,}8} = 4852 \Omega$

$$R_1 = 50\ 10^3 - R_2 = 45148 \Omega$$

Quand $V_S = 0V$, le courant qui traverse R vaut $\frac{5}{R}$

donc la puissance dissipée par cette résistance vaut $P = UI = \frac{25}{R}$

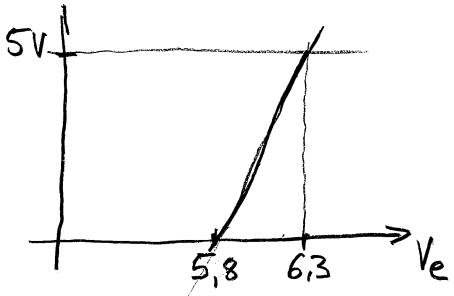
Pour avoir $P = 10^{-3}$ W il faut prendre $R = \frac{25}{10^{-3}} = 25 \text{ k}\Omega$

Exo 5

On veut fabriquer un circuit de conversion tension/tension qui réalise une fonction affine $V_s = a V_e + b$ telle que

$V_s = 0\,V$ quand $V_e = 5{,}8\,V$

$V_s = 5\,V$ quand $V_e = 6{,}3\,V$



$$5{,}8\,a + b = 0$$
$$6{,}3\,a + b = 5$$
$$\Rightarrow (6{,}3 - 5{,}8)\,a = 5 \Rightarrow a = \frac{5}{0{,}5} = 10$$
$$\Rightarrow b = -5{,}8\,a = -58\,V$$

attention ! b est en volts !

Donc on veut réaliser la transformation

$$\boxed{V_s = 10\,V_e - 58}$$

On est donc dans un cas où $a > 1$ $b < 0$

Cela correspond donc au montage de la figure 27 (paragraphe 2.1.3.3)

On en déduit

$$\frac{R_F}{R_G} = a - 1 = 9 \quad \text{et} \quad \frac{R_2}{R_1} = \frac{-b/V_{ref}}{a - 1 + b/V_{ref}} = \frac{+58/9}{10 - 1 - 58/9} = 2{,}52$$

$$= \frac{58/9}{9 - 58/9} = \frac{58}{81 - 58} = \frac{58}{23}$$

Université de Nantes - IUT de Saint-Nazaire

Département Mesures Physiques

Devoir surveillé d'Électronique d'Instrumentation II

DUT MP, Semestre 4, 2012/2013. Durée : 1 **heure 50**.

Les cinq exercices sont indépendants. Si vous joignez cet énoncé à votre copie, indiquez ci-dessous votre nom, prénom et groupe.	
nom, prénom	groupe

1. **(6 points)** On souhaite concevoir un compteur cyclique synchrone qui compte en code Gray sur 3 bits. On utilisera pour cela trois bascules D. On rappelle que l'entrée D d'une telle bascule est recopiée sur sa sortie Q juste après le front montant du signal d'horloge. Le niveau logique présent sur l'entrée D correspond donc au niveau logique que vaudra Q après le prochain front montant. On notera Q_2 (à gauche), Q_1 (au milieu) et Q_0 (à droite) les sorties de ces trois bascules et D_2, D_1 et D_0 leurs entrées respectives.

   (a) Quelles sont les valeurs successives des sorties Q_2, Q_1, Q_0 ? Compléter le tableau de vérité de la figure 1.

   (b) Comment doivent être les entrées D_2, D_1 et D_0 des bascules pour obtenir les évolutions désirées des sorties Q_2, Q_1, Q_0 ?

   (c) Quelles sont les expressions logiques minimales de D_2, D_1 et D_0 en fonction de Q_2, Q_1, Q_0 ? On pourra pour cela utiliser les tableaux de Karnaugh de la figure 1

Q_2	Q_1	Q_0	D_2	D_1	D_0

$\mathbf{D}_2$	$Q_1\,Q_0$			
Q_2	00			
0				
1				

$\mathbf{D}_1$	$Q_1\,Q_0$			
Q_2	00			
0				
1				

$\mathbf{D}_0$	$Q_1\,Q_0$			
Q_2	00			
0				
1				

Figure 1: Tableaux utilisés dans l'exercice 1.

2. **(4 points)** On souhaite fabriquer une bascule JK (dont le tableau de comportement est rappelé à gauche de la figure 2) à l'aide d'une bascule D. On va utiliser pour cela une fonction de logique combinatoire qui, à partir des variables logiques J et K et à partir du niveau logique présent sur la sortie Q, détermine le niveau logique de l'entrée D pour obtenir l'évolution désirée de Q lors du prochain front montant du signal d'activation.

J	K	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	$\overline{Q_n}$

Q	J	K	D

D	$J\,K$			
Q	00			
0				
1				

Figure 2: Tableaux utilisés dans l'exercice 2.

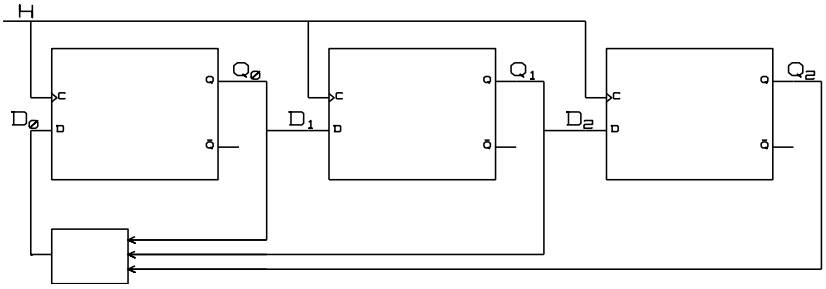


Figure 3: Circuit étudié dans l'exercice 3.

(a) Compléter le tableau de vérité du milieu de la figure 1 pour déterminer ce que doit valoir D dans chacun des 8 cas possibles.

(b) Quelle est l'expression logique minimale de D en fonction de Q, J et K ? On pourra pour cela utiliser le tableau de Karnaugh situé à droite de la figure 2

(c) Que deviennent ces équations si $K = \overline{J}$? Expliquer pourquoi.

3. **(4 points)** Le circuit de la figure 3 est un générateur de séquence pseudo aléatoire[1] (PRBS, *pseudo random binary sequence*) à 3 bits. Il utilise trois bascules D dont les entrées d'activation sont toutes reliées au même signal H (qui est un signal logique périodique ayant un rapport cyclique de 50 %). On notera D_0, D_1, D_2 les entrées D des bascules et Q_0, Q_1, Q_2 leur sortie. L'entrée D_0 est obtenue par un circuit logique qui permet d'avoir la relation

$$D_0 = \overline{(Q_1 \oplus Q_2) + Q_0 \cdot Q_1 \cdot Q_2}$$

(a) Ce circuit est-il combinatoire ou séquentiel ? Est-il synchrone ou asynchrone ? Justifiez vos réponses.

(b) Déduire de la lecture du schema de la figure 3 les expressions logiques de D_1 et D_2 en fonction de Q_0, Q_1 et Q_2. Compléter alors le tableau de la figure 4 pour indiquer ce que valent D_0, D_1 et D_2 dans chacun des 8 cas possibles.

(c) Si à un instant donné, $N = (Q_0\,Q_1\,Q_2)_2 = 0$, quelle sera la valeur de N au prochain front montant du signal d'horloge ? Quelles sont les valeurs suivantes ? Les valeurs suivantes forment-elles un cycle et si oui, quelle est sa longueur ?

(d) Ce cycle utilise t-il toutes les valeurs possibles de N ? Si ce n'est pas le cas, calculer le successeur de chaque valeur de N qui ne fait pas partie du cycle et conclure sur la stabilité de ce circuit.

[1] Voir P. Alfke, "Efficient Shift Registers, LFSR Counters, and Long Pseudo-Random Sequence Generators", Xilinx application note No 52, July 7, 1996. De tels circuits sont utilisés pour la caractérisation de fibres optiques, dans les systèmes de télécommunication et de cryptographie.

N	Q_0	Q_1	Q_2	D_0	D_1	D_2	prochaine valeur de N
0							

Figure 4: Tableau utilisé dans l'exercice 3.

4. **(3 points)** On souhaite fabriquer un appareil qui charge une batterie, c'est à dire qui envoie un courant dans la batterie tant que la tension à ses bornes est inférieure à un seuil. Donner le schéma complet (avec les valeurs de chaque composant) d'un circuit qui délivre un niveau logique haut (5 V) quand la tension est inférieure à 12.8 V et un niveau logique bas (0 V) dans le cas contraire. On utilisera pour cela un comparateur alimenté en 5 V dont la sortie est à collecteur ouvert et une source de tension de référence de 1.242 V. On veillera à ce que l'impédance d'entrée du circuit soit de 50 kΩ et que ce circuit ne consomme pas plus de 1 mW. On commencera par indiquer quel type de circuit classique il faut utiliser, puis comment adapter ce circuit classique à la situation étudiée.

5. **(3 points)** Un moyen de mesure produit une tension comprise entre 5.8 et 6.3 V, que l'on souhaite acquérir à l'aide d'un convertisseur analogique-numérique qui accepte en entrée une tension comprise entre 0 et 5 V. Donner le schéma d'un circuit de changement d'échelle qui convertit 5.8 V en 0 V et 6.3 V en 5 V, utilisant une source de tension de référence de 9 V.